

# Diseño y construcción de una tarjeta convertidora de 8 canales A/D y 4 canales D/A

M. en C. Romeo Urbieto Parrazales  
Profesor e Investigador del CINTEC-IPN

Ing. Ignacio Minjares Tarazena  
Profesor e Investigador del CINTEC-IPN

**E**l artículo trata del diseño y construcción de una tarjeta de expansión para PC con ocho canales de entrada, con conversión de señales analógicas a señales digitales, basado en el Convertidor Analógico Digital ("Analogic Digital Converter", ADC) ADC 0809 de la empresa National Semiconductor, funcionando a una frecuencia de reloj de 640 KHz, y ventana de 0 a 5 voltios; cuatro canales de salida con conversión de señales digitales a analógicas, con el Convertidor Digital Analógico ("Digital Analogic Converter", DAC) DAC0808, también de National Semiconductor, funcionando en una ventana de 0 a 5 voltios, con amplitudes 20 mV por bit. La codificación de los convertidores de señales digitales a analógicas se efectuó con un dispositivo lógico programable. La entrada y salida de datos de los convertidores se llevó a cabo con la interface paralela de Intel, el 8255, con puertos de direccionamiento 100h y 101h.

## Introducción

La computadora digital tipo PC se empleará para controlar las variables analógicas de un proceso industrial; para esto, forzosamente

se requiere de una tarjeta convertidora de señales A/D y D/A (ver "Definiciones" al final del artículo), con una amplitud de voltaje, corriente, y velocidad específica, determinados por estas variables.

Generalmente, los procesos son multivariantes, es decir, son de más de una variable, y se clasifican como: variables independientes, y variables dependientes. Las variables independientes entran al A/D y las variables dependientes se obtienen del D/A. El diseño de la tarjeta integra un solo ADC con 8 entradas, y 4 DAC de una salida cada uno.

Los parámetros de los circuitos de la tarjeta, son: la amplitud de voltaje y la corriente de entrada - salida de los ADC's y DAC's, siendo en este caso de 0 a 5 voltios @ 20 mA.; la velocidad de adquisición de los datos en los ADC's, los que pueden muestrear señales hasta diez muestras por milisegundo, es decir, sirven para controlar procesos con tiempos de restablecimiento de 1 milisegundo ("Settling time"), dando periodos de muestreo de 1/10 de milisegundo (parámetro de interés en el análisis de la teoría de control). Los DAC's pueden manipular niveles de voltaje de 20 mV por bit. La precisión, y la no linealidad de los ADC's y los DAC's, es de 1/2, y 1 bit menos significativo, respectivamente.

La tarjeta está construida con 15 bases para circuitos integrados (C. I.), dos conectores DB9, un bus PC dorado, 380 orificios y líneas. Se empleó el paquete de diseño Smartwork para realizar el diseño del circuito impreso. Los 15 C. I. son de tecnología TTL y CMOS.

El programa de prueba empleado tiene básicamente dos subrutinas: Una que maneja a los D/As y otra a los A/Ds, usando el lenguaje C.

## 1. Descripción general

La tarjeta convertidora de señales A/D y D/A consiste de los siguientes circuitos, ver **figura 1**.

- o Un Controlador de puertos paralelos 8255.
- o Un amplificador digital bidireccional de datos 74LS245.
- o Un decodificador de selección de puerto 74LS138.
- o Un decodificador para la transferencia de datos de entrada y salida de los convertidores A/D y D/A, PAL16L8.
- o Cuatro arreglos octales de flip flop tipo D, 74LS373.
- o Cuatro convertidores digital a analógico DAC0808.
- o Un divisor de frecuencia 74LS93.
- o Un amplificador analógico con cuatro amplificadores operacionales LM348.

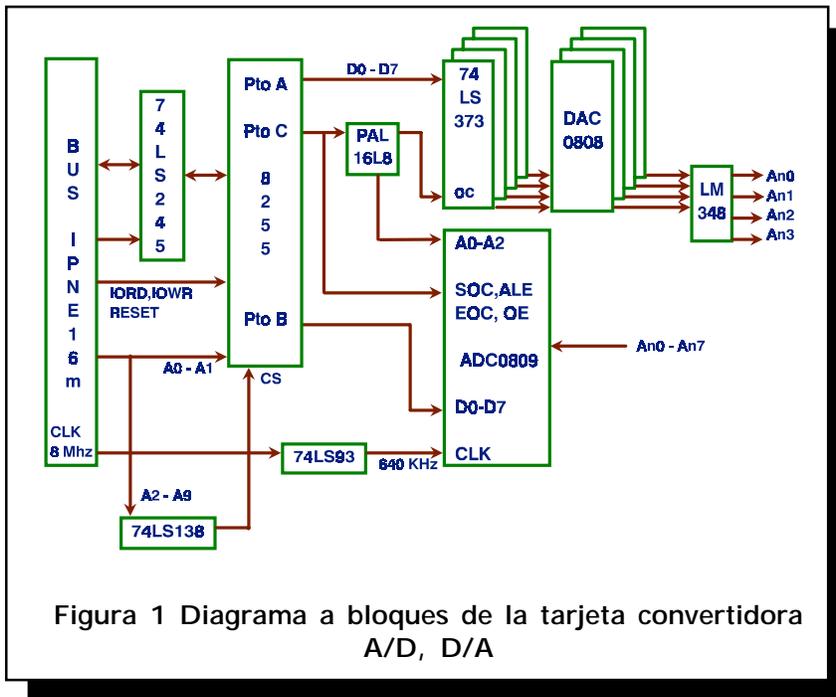


Figura 1 Diagrama a bloques de la tarjeta convertidora A/D, D/A

### 1.1 Entradas del Controlador de Puerto Paralelos

Las líneas de entrada son trece: ocho de datos y cinco de control. Las líneas de datos provenientes de la computadora son acopladas por medio de un amplificador bidireccional, el 74LS245, el cual es accionado por dos líneas de control: selección de chip, y lectura de puerto. Las líneas de control provienen del bus de la computadora y entran directamente, excepto la de selección de dispositivo CS. Esta se genera a través de un decodificador de direcciones, el 74LS138.

### 1.2 Salidas del Controlador de Puertos Paralelos

El controlador 8255 tiene tres puertos de ocho líneas cada uno, llamados A, B, y C. Es aquí donde se concentra la recepción y transferencia de datos. Al puerto A se le conectaron en forma paralela cuatro dispositivos 74LS 373, para transferir o escribir el dato en uno

de ellos. A la salida de estos amplificadores se conectan los cuatro convertidores D/A, los DAC0808, los cuales a su vez se conectan a amplificadores analógicos integrados en un dispositivo, el LM348. Estos amplificadores acondicionan la señal analógica a un nivel de voltaje de 0 a 5 voltios @ 25 mA.

El puerto B tiene conectadas las líneas de salida de datos del convertidor A/D, para leer o recibir la información.

Por último, el puerto C, usado para controlar dispositivos, tiene conectadas cinco líneas al convertidor A/D y dos líneas al PAL16L8. De las cinco líneas que van al convertidor A/D, dos de ellas son el control de comienzo y final de conversión, y las otras tres líneas seleccionan los ocho canales de entrada de las señales analógicas. Las dos líneas que van conectadas a las entradas del PAL16L8 sirven para seleccionar los cuatro dispositivos 74LS373.

## 1.3 Operación

### 1.3.1 Controlador de Puertos Paralelos

En el modo de operación 0, estos tres puertos se configuran por programa, en dieciséis formas posibles para transferir o recibir los datos. En este caso, se usará el comando 82H para decirle al dispositivo, que los datos saldrán por los puertos A y C, y que por el puerto B los datos serán recibidos; con el dato 8BH los datos serán recibidos en los puertos B y C, y por el puerto A serán enviados (ver programa de prueba).

### 1.3.2 El Convertidor Analógico Digital

La frecuencia de reloj máxima de operación del ADC es de 640 KHz, dando un período para los pulsos de  $1/640 \text{ KHz} = 1.56 \mu\text{seg}$ . Este tiempo se obtuvo por circuitería a partir de los 8 MHz de la computadora, con un divisor de frecuencia por 16, ( 500 KHz), que es aproximadamente la frecuencia de trabajo del ADC0809.

Se observa en la **figura 2** que la configuración del canal analógico a emplear es primero. El ADC cuenta con 8 canales analógicos seleccionados por tres líneas de entrada A0, A1 y A2. Para seleccionar el canal a emplear se envía, por medio del puerto C, alguno de los datos siguientes:

- dato = 0, canal analógico 1.
- dato = 2, canal analógico 2.
- dato = 4, canal analógico 3.
- dato = 6, canal analógico 4.
- dato = 8, canal analógico 5.
- dato = a, canal analógico 6.
- dato = c, canal analógico 7.
- dato = e, canal analógico 8.

Una vez hecho esto, se configu-

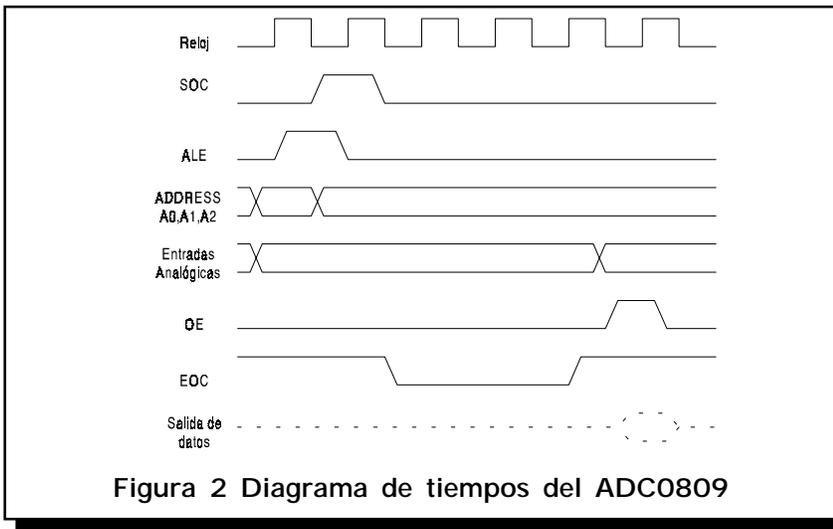


Figura 2 Diagrama de tiempos del ADC0809

ran las líneas de conversión de datos. El convertidor analógico digital ADC0809 tiene dos líneas importantes: comienzo de conversión (SOC), y fin de conversión (EOC). En este caso, la señal SOC se conecta a ALE debido a que casi comienzan al mismo tiempo. Por la misma razón, EOC se conecta a la señal de habilitación de salida OE.

La subida y bajada de la señal SOC tienen aproximadamente la misma duración (ver figura 2). La señal SOC se genera por programa y no necesita retardos de tiempo, porque la instrucción de lenguaje C utilizada tiene un retardo de ejecución de este orden de tiempo.

El tiempo de conversión ocurre cuando la señal SOC baja y la EOC sube. Este tiempo es de 100 µseg., lo cual implica tener diez muestras por cada milisegundo.

### 1.3.3 Los Convertidores Analógico - Digital

La tarjeta cuenta con 4 canales de conversión de datos de digital a analógico, como se puede observar en la figura 1. El dato digital se envía a uno de los 4 registros octales 74LS373, cuando una de las líneas de habilitación (G) provenientes del PAL16L8 se activa en alto. Las entradas de este PAL provienen de dos líneas del puerto C, y se activan con los datos si-

guientes: 00H para el DAC1, 20H para el DAC2, 40H para el DAC3, y 60H para el DAC4.

## 2. Diseño y construcción de la tarjeta.

La tarjeta tiene como conector de entrada y salida de señales digitales (datos, direcciones y control) un peine de 62 dientes, que se inserta en un conector de bus tipo PC. Como salida y entrada de señales analógicas tiene dos conectores tipo DB9, los cuales comunican al proceso con la tarjeta, como se ve en la figura 3.

El material empleado para el circuito impreso es una pieza de fibra de vidrio de tamaño de 13 x 10 cm, con ambas caras cobrizadas. En el lado de componentes se conectan 15 C. I. de tecnología CMOS y TTL. La tarjeta tiene 380 orificios que conectan las dos superficies: componentes y soldadura. Para evitar el "ruido", cada uno de los componentes tiene un condensador de 0.1 µf en la terminal de alimentación y tierra. La tarjeta se alimenta con tres voltajes diferentes: +5V, +12V y -12V, provenientes del bus PC. El diseño del circuito impreso, el ensamblado y las pruebas de factor calidad fueron realizados en el CINTEC, solamente la construcción del circuito impreso se realizó de forma externa.

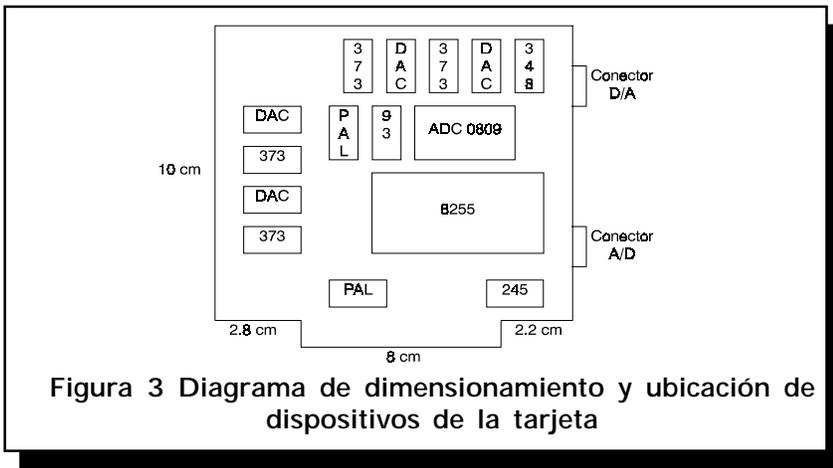


Figura 3 Diagrama de dimensionamiento y ubicación de dispositivos de la tarjeta

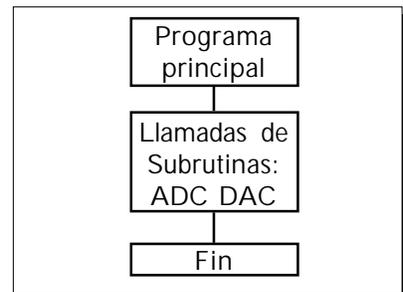


Diagrama de flujo: prueba de funcionamiento de la tarjeta

/\* ADCDAC.C Programa de prueba para la tarjeta convertidora de 8 canales de entrada analógica a digital por 4 canales de salida digital a analógica.

Prof. Investigadores:  
 M. en C. Romeo Urbieto Parrazales  
 Ing. Jesús González Aguilar.  
 Ing. Teodoro Alvarez Sánchez.  
 Ing. Ignacio Minjares Tarazena  
 Depto: Electrónica  
 Area: Automatización de procesos por computadora.  
 Escuela: Centro de Investigación Tecnológica en Computación  
 Dirección: Av. Té # 950  
 Col. Granjas México  
 Del. Iztacalco  
 Tel. 657-7453, 654-3932, 649-5036

```

*/
#include <stdio.h>#include <dos.h>
/* Constantes de direccionamiento del chip 8255 */
#define PA 0x100 /* Dirección Puerto A */
#define PB 0x101 /* Dirección Puerto B */
#define PC 0x102 /* Dirección Puerto C */
#define PCONTROL 0x103 /* Dirección control 8255 */

/* Constantes de entrada/salida de datos del chip 8255 */
#define PALABRA1 0x82 /* A = sal b = ent c = sal */
#define PALABRA2 0x8b /* a = sal b = ent c = ent */

/* Constantes globales */
#define BAJO 0 #define ALTO 55000 #define RETAR 0
void adc(void); void dac(int);
main()
{
    adc();
}
void adc()
{
    int dato, voltaje;
    double i;

    for (i = BAJO; i <= ALTO; i++)
    {
        outportb(PCONTROL,PALABRA1); /* pc = sal */
        outportb(PC,0x02); /* Seleccionó canal 2 analógico */
        /* Dato = 00, canal analógico 1 */
        /* Dato = 02, canal analógico 2 */
        /* Dato = 04, canal analógico 3 */
        /* Dato = 06, canal analógico 4 */
        /* Dato = 08, canal analógico 5 */
        /* Dato = 0a, canal analógico 6 */
        /* Dato = 0c, canal analógico 7 */
        /* Dato = 0e, canal analógico 8 */

        outportb(PC,0x12); /* Subida de SOC y sel. canal */
        /* Analógico de entrada */
        outportb(PC,0x00); /* Bajada pulso SOC */
        outportb(PCONTROL,PALABRA2); /* PC = ent. */

        do
        {

```

```

        dato &= 0x01;
        }
        while(dato != 0x01); /* Ya terminó conversión */

        voltaje = inportb(PB); /* Captura muestra */

        dac(voltaje); /* Acciona dac */
    }
}
outportb(PA,0x00); /* Reset */
}
void dac(int r)
{
    outportb(PCONTROL,PALABRA1); /* Pto a y c = sal */

    outportb(PA,r);
    delay(RETAR);
    outportb(PC,0x60); /* Acciono DAC4 */

    /* dato = 0x00 DAC1 */
    /* dato = 0x20 DAC2 */
    /* dato = 0x40 DAC3 */
    /* dato = 0x60 DAC4 */
}

```

### 3. Programa de prueba.

Para probar el funcionamiento de la tarjeta se diseñó un pequeño programa en lenguaje C, con dos subrutinas: ADC y DAC. La subrutina ADC lee señales analógicas de 0 a 5 Voltios @ 20 mA., y las convierte a digital. La otra subrutina DAC toma el dato digital capturado y lo traduce analógico, otra vez, con el mismo nivel de voltaje.

### Conclusiones

La tarjeta captura señales analógicas de 0 a 5V de amplitud en los 8 canales de entrada de conversión analógica digital, en un rango de frecuencias de 20 Hz a 300 KHz, perfectamente. Se pudo manipular voltajes de 20 mV a 4.98 V en la salida de los DAC's. El diseño de la tarjeta tiene como salidas 4 canales digitales y como entradas 8 canales analógicos, los cuales se dedican a interfazar sensores y actuadores de sistemas de control digitales directo, para procesos tanto industriales como de laboratorio.

La operación de la tarjeta puede realizarse a partir de cualquier lenguaje de programación. Tiene como direcciones la 100Hex para manipular o controlar el proceso y la 102Hex para leer las señales de entrada. Con esta tarjeta se puede realizar cualquier lazo de control digital directo, usando la computadora anfitriona para ejecutar los algoritmos de control.

---

### Definiciones

---

#### A/D

Conversión de señal, analógica a digital.

#### ALE

Habilitador o indicador de dirección válida.

#### CMOS

Tecnología de semiconductores de óxidos metálicos complementarios.

#### CS

Selector o habilitador de dispositivo.

#### D/A

Conversión de señal, digital a analógica.

#### EOC

Señal de fin de conversión.

#### LSB

Bit menos significativo.

#### IORD

Señal de lectura de puerto.

#### IOWR

Señal de escritura en puerto.

#### OE

Habilitación de salida disponible.

#### PAL

Arreglo lógico programable.

#### PC

Computadora personal basado en el diseño IBM-PC.

#### RESET

Restablecedor.

#### SOC

Señal de comienzo de conversión.

#### TTL

Tecnología de lógica de transistor - transistor.

---

### Bibliografía

---

- [1] Data Acquisition Linear Devices Databook. National Semiconductor. 1990.
- [2] Peripherals. Intel. 1990.
- [3] Circuit Interfaces. Texas Instrument. 1990.
- [4] Programmable Logic. Texas Instrument. 1990
- [5] Ramakant and Sokolof. "Digital Control". Ed. Prentice Hall. 1989.