

Estimación de Parámetros de Circuitos Impresos: Un Estudio de Caso

M. en I. Miguel Lindig Bos
 Director del CINTEC-IPN.

Los circuitos digitales modernos operan a frecuencias en exceso de 20 MHz y, salvo aplicaciones relativamente sencillas, requieren circuitos impresos multicapa para su realización física. Es comúnmente aceptado que el circuito impreso es una componente importante de un sistema dado y que afecta tanto el comportamiento de éste, como a su reproducibilidad industrial y a la confiabilidad del producto. No deja de sorprender, por lo tanto, la relativamente poca información disponible para poder estimar la influencia que el circuito impreso tendrá sobre el comportamiento de un diseño determinado. Por otra parte, si bien existen paquetes de simulación poderosos, su costo resulta prohibitivo para la mayoría de las organizaciones tanto educativas, como industriales, de nuestro país.

En general, el estudio de líneas de transmisión involucra el análisis de las reflexiones generadas por desacoplamientos entre las impedancias de la fuente, de la línea y de carga. En un circuito impreso, en el cual una misma fuente puede alimentar a más de una carga, un estudio de esta naturaleza, basado en medios de cálculo manuales, resulta prácticamente imposible por la cantidad de trabajo involucrado.

En el presente artículo se expone un breve resumen de la teoría en que se fundamenta el estudio de líneas de comunicación, y se presentan las expresiones que serán utilizadas para el análisis de un circuito impreso de cierto nivel de complejidad. El análisis está basado en condiciones de estado estacionario, y supone que el dispositivo emisor (fuente) se comporta aproximadamente como una fuente de corriente constante, con respuesta a la frecuencia uniforme sobre el rango de frecuencias de operación. El estudio se presenta para dos conjuntos de medidas físicas de los conductores del circuito, y se concluye que solamente una de las opciones utilizadas en el análisis resulta aceptable para los objetivos de diseño. Finalmente, la calidad de las señales presentes en los dispositivos receptores es estimada, con base en la expansión en serie de Fourier de una señal periódica de tipo trapezoidal.

Como se dijo arriba, el análisis está basado en una serie de suposiciones que requieren verificación, o modificación en su caso, de tipo experimental, en virtud de que la información publicada para los dispositivos utilizados es insuficiente para poder efectuar un estudio concluyente. Por otra parte, los parámetros del circuito impreso pueden ser estimados solamente en forma aproximada. El estudio experimental se efectuará una vez fabricado el circuito, y será objeto de un segundo reporte técnico.

Fundamentación Teórica

A frecuencias superiores a los 10 MHz, el circuito impreso debe ser tratado como el soporte estructural de un conjunto de líneas de transmisión, con parámetros (uniformemente distribuidos) que dependen de los materiales empleados en su fabricación. Por otra par-

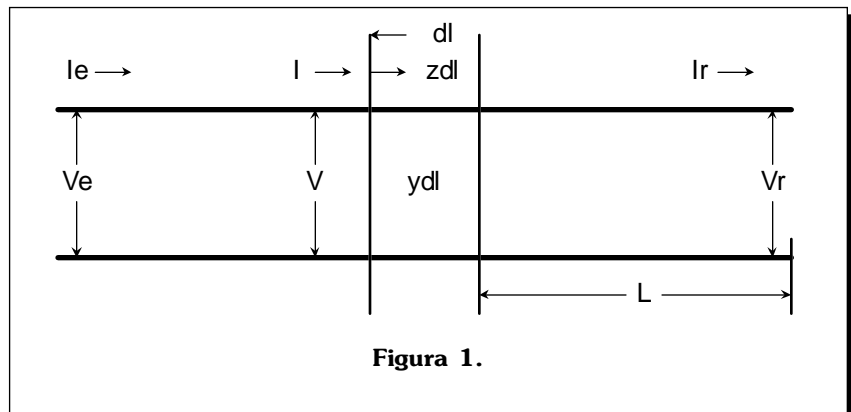


Figura 1.

te, la geometría de los distintos conductores y planos de tierra y alimentación influye, también, en las características eléctricas de estas líneas de transmisión. Considérese la **figura 1**.

Una línea conformada por dos conductores une a un emisor y un receptor, caracterizados por sus respectivas tensiones y corrientes V_e, I_e y V_r, I_r . La línea es caracterizada por una impedancia serie, y una admitancia paralela, ambas expresadas por unidad de longitud. En estas condiciones, la caída de tensión a lo largo de un elemento diferencial de longitud dl de la línea está dada por **[1]**:

$$dV = I_z dl$$

Y, similarmente, la corriente en este elemento decrece por una cantidad:

$$dI = V_y dl$$

La solución de las expresiones anteriores conduce a las ecuaciones generales de la línea de transmisión:

$$V = V_r \cosh \sqrt{zy} L + I_r \sqrt{z/y} \sinh \sqrt{zy} L$$

$$I = I_r \cosh \sqrt{zy} L + V_r \sqrt{y/z} \sinh \sqrt{zy} L$$

donde la distancia L es medida desde el extremo receptor de la línea. Expresiones similares pueden ser obtenidas en términos del extremo emisor.

La cantidad $\sqrt{z/y}$ se conoce como la impedancia característica, Z_0 , de la línea. Por otra parte, la cantidad \sqrt{zy} constituye la constante de propagación γ (por unidad de longitud) de la misma. A partir de las expresiones anteriores, es posible obtener una expresión para la impedancia de entrada de la línea, en función de la impedancia del receptor:

$$Z_e = Z_0 \left[\frac{Z_r \cosh \gamma L + Z_0 \sinh \gamma L}{Z_0 \cosh \gamma L + Z_r \sinh \gamma L} \right] \quad \mathbf{1}$$

Finalmente, las tensiones en los extremos emisor y receptor de la línea pueden relacionarse como sigue:

$$V_r = V_e \left[\frac{Z_r}{Z_r \cosh \gamma L + Z_0 \sinh \gamma L} \right] \quad \mathbf{2}$$

Parámetros de la Línea

La impedancia serie de una línea de transmisión está conformada por la resistencia óhmica y por la inductancia serie de los conductores que la conforman. Por otra parte, la admitancia paralela posee una componente resistiva y una capacitiva, cuyos valores dependen, entre otros factores, del material que separa a los conductores. Para el caso de circuitos impresos, y para frecuencias de operación inferiores a las de las microondas, se acepta generalmente que las componentes resistivas son despreciables. Por una parte, y aún considerando efectos de superficie, el valor de la resistencia serie de un conductor típico es de unos cuantos ohms por metro lineal. Por otra, y para los materiales más frecuentemente usados (papel fenólico, epoxy-fibra de vidrio etc.), la conductividad es menor a 10^{-12} mhos. En consecuencia, el circuito impreso puede ser modelado como una línea de transmisión sin pérdidas hasta frecuencias cercanas a 1 GHz. La impedancia serie, y la admitancia paralela toman, respectivamente, la siguiente forma:

$$z = j\omega L, \quad y = j\omega C$$

La impedancia característica se reduce a:

$$Z_0 = \sqrt{L/C} \quad \mathbf{3}$$

y para la constante de propagación se obtiene

$$\gamma = j\omega \sqrt{LC} \quad \mathbf{4}$$

Nótese que, en general, γ es un complejo de la forma $\alpha + j\beta$, cuya parte real determina la atenuación, por unidad de longitud, que sufre la señal al viajar por la línea de transmisión. La componente imaginaria es una medida del desfase introducido por la línea, expresado en radianes por unidad de longitud. Al despreciar las componentes resistivas de la línea, la atenuación se reduce a cero. De la parte imaginaria puede obtenerse la velocidad de propagación:

$$v\beta = 2\pi f = \omega,$$

$$\text{de donde } v = 1/\sqrt{LC} \quad \mathbf{5}$$

La determinación de la inductancia y capacidad asociadas a un conductor determinado del circuito impreso se complica por los siguientes factores:

- 1.- La geometría del conductor.
- 2.- La ubicación del conductor con relación a plano(s) de tierra.
- 3.- La ubicación del conductor con relación a otros conductores.

El parámetro más significativo para la determinación, tanto de la impedancia característica como de la velocidad de propagación es, sin duda, la constante dieléctrica del material aislante utilizado en la fabricación del circuito impreso. De la expresión para la velocidad de propagación se desprende que ésta disminuye conforme C aumenta, esto es, para una geometría de conductores dada, conforme la constante dieléctrica aumenta. Así, para el caso de epoxy - fibra de vidrio, un material cuya constante dieléctrica

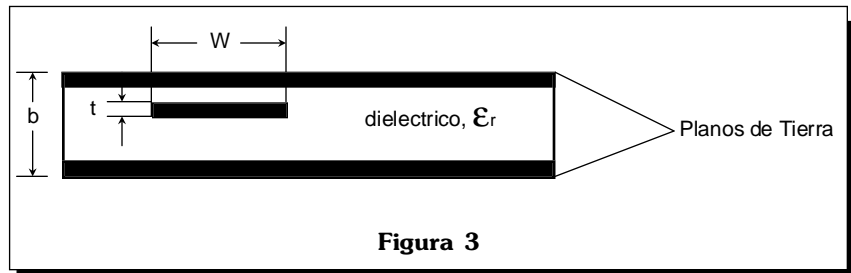
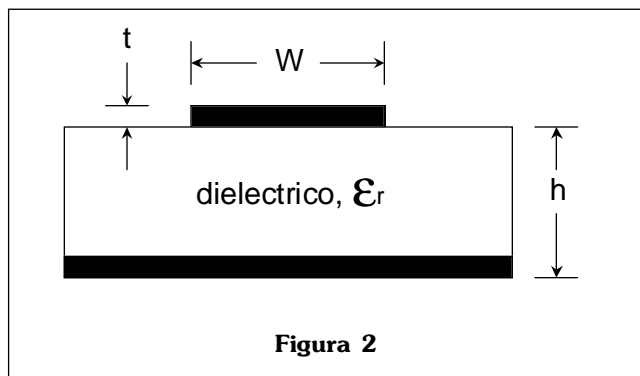
relativa es de 4.7, la velocidad de propagación puede disminuir a menos de la mitad de la velocidad de la luz (a menos de 140 mm/ns).

Geometría de los Conductores

En un circuito multicapa, los conductores se ubican generalmente en planos, separados entre sí por planos de tierra (o de alimentación). La sección transversal de un conductor tiende a ser aproximadamente rectangular, aunque, y de acuerdo al proceso de fabricación, puede tender a trapezoidal y poseer cantos más o menos redondeados. Se pueden distinguir dos configuraciones importantes:

1.- Conductores ubicados en la superficie del circuito impreso (cara de componentes o cara de soldadura), separados de capas interiores por un plano de tierra. Esta configuración se conoce como microtira (*microstrip*), **figura 2**.

En el cálculo de la capacidad asociada a esta configuración intervienen dos constantes dieléctricas. Por una parte, la correspondiente al material aislante del circuito impreso y, por otra, la correspondiente al medio en el cual está inmerso el conductor. Así, si el conductor está cubierto por una pintura protectora (una mascarilla antisoldante, por



ejemplo), la constante dieléctrica efectiva es resultante, también, del grosor de esta capa y de sus características eléctricas. La impedancia característica aproximada puede calcularse a partir de la siguiente expresión [2]:

$$Z_0 = \frac{87}{\sqrt{\epsilon_{ef} + 1.41}} \ln \left(\frac{5.98h}{0.8W + t} \right) \quad 6$$

En (6), las dimensiones h, W y t deben ser expresadas en unidades consistentes. Si el conductor está inmerso en aire, la constante dieléctrica efectiva, ϵ_{ef} , puede ser estimada a partir de ϵ_r , la constante dieléctrica (relativa) del material aislante del circuito impreso [3]:

$$\epsilon_{ef} = [(\epsilon_r + 1) + (\epsilon_r - 1)(1 + 10h/W)^{-1/2}]/2 \quad 7$$

2.- Conductores ubicados entre dos planos de tierra. Esta configuración se conoce en la literatura de habla inglesa como «*stripline*». En comparación con la configuración anterior, la impedancia característica de la línea es menor, al igual que la velocidad de propagación, por la mayor capacidad asociada a los dos planos de tierra, **figura 3**.

Para esta configuración, la impedancia característica está dada por [2]:

$$Z_0 = \frac{60}{\sqrt{\epsilon_r}} \ln \left(\frac{4b}{0.67\pi W(0.8 + t/W)} \right) \quad 8$$

La expresión anterior se cumple si $W(b-t) < 0.35$ y si $t/b < 0.25$

De acuerdo con la referencia [3], la impedancia característica, la velocidad de propagación y la longitud de onda de una señal en un circuito impreso pueden relacionarse con los correspondientes valores en el vacío a través de la constante dieléctrica efectiva asociada a la línea. En particular:

$$v = c / \sqrt{\epsilon_{ef}} \quad 9$$

donde c es la velocidad de la luz en vacío.

En general, un circuito impreso multicapa podrá incluir conductores en cualquiera de las configuraciones anteriores, o en ambas. Adicionalmente, la existencia de perforaciones metalizadas para interconectar diferentes capas de conductores, o para dar cabida a dispositivos con terminales de inserción, complica el análisis. Sin embargo, es posible obtener una idea aproximada de los efectos del circuito impreso sobre las impedancias de entrada y de salida de las componentes asociadas al circuito, así como de la magnitud de sobretiros en las señales, a partir de un análisis de estado estacionario, como se ilustra en el siguiente ejemplo.

Ejemplo de Diseño

1.- Descripción del Circuito

El circuito que se analiza a continuación es una red de conmutación tipo *crossbar* para un multiprocesador de 8 procesadores. La tecnología de los dispositivos utilizados es CMOS, con empaque de montaje de superficie y encapsulamiento de plástico (arreglo de compuertas programables, dispositivo TPC 1280A de Texas Instruments) [4]. El diseño requiere 32 dispositivos de 160 terminales, que miden aproximadamente 32 mm por lado. Se estimó que el circuito impreso mediría por el orden de 45 x 35 cm, y que se requerirían cinco capas, incluyendo una capa de tierra y una de alimentación.

Desde el punto de vista de distribución de señales, la vía más crítica está constituida por la interface entre un procesador anfitrión, y los ocho procesadores que conforman el multiprocesador propiamente dicho. Un dispositivo establece la comunicación entre el bus de expansión del procesador anfitrión, con otros 8 dispositivos, ubicados a distancias cada vez mayores, correspondientes a los respectivos procesadores del esquema de multiprocesamiento. Lo que se desea conocer es la magnitud del retardo introducido por el esquema de interconexión. Concretamente, la pregunta es si se puede operar la interface a la velo-

cidad del bus de expansión de la máquina anfitriona. Por otra parte, se desea saber si el circuito impreso conserva una calidad aceptable de las señales, esto es, que no se generen sobretiros que comprometan la detección confiable de transiciones lógicas o, inclusive, la integridad física de las componentes.

Para el subsecuente análisis se supone una frecuencia de operación de la interface de 25 MHz. Por otra parte, la capacidad de corriente de salida sostenida del dispositivo de interface es de 25mA. La capacidad parasítica asociada a cada terminal de los dispositivos utilizados es de 5pfd. En virtud de que la tecnología utilizada es CMOS, se considera una impedancia de entrada de los dispositivos puramente capacitiva.

En lo subsecuente se utilizará el término «mils» para designar milésimas de pulgada. Para una primera versión del circuito impreso se utilizaron reglas de diseño de 25 mils, con pistas de 11 mils de ancho y 1.4 mils de grosor. Las diferentes capas del circuito están ubicadas como se muestra en la **figura 4**.

Para un circuito impreso de 1/16" de grosor, esto es, de 62.5 mils, y con capas de cobre de 1.4 mils, la separación entre capas es de aproximadamente 14 mils. Así, la cara de componentes está separada del plano de tierra por 29.4 mils, con una constante dieléctrica efectiva dada por la expresión (7).

La separación entre el plano de conductores y el de tierra es de 14 mils, con una constante dieléctrica efectiva aproximadamente igual a la del material del circuito impreso. Lo anterior obedece a que el plano de conductores está totalmente inmerso en dicho material, a diferencia de las caras de componentes y de soldadura que están inmersas en aire. Finalmente, la cara de soldadura está separada del plano de alimentación por 14 mils, con una constante dieléctrica efectiva dada por la expresión (7).

En el diseño del circuito se buscó evitar que conductores paralelos ubicados en la cara de componentes y en el plano de conductores se encontraran ubicados uno encima del otro, esto es, se trató mantener un desplazamiento horizontal como el que se indica en la figura. Por otra parte, se limitó la longitud de los conductores de la cara de componentes al mínimo, con objeto de reducir acoplamientos capacitivos con el plano de conductores.

2.- Cálculo de la Primera Versión

Para todos los cálculos se asume un valor de 4.7 para la constante dieléctrica relativa del material aislante del circuito (epoxy-fibra de vidrio). Para las dimensiones dadas arriba:

2.1 Cara de componentes.

2.1.1 Constante dieléctrica efectiva.

Aplicando la ecuación (7), se tiene:

$$\begin{aligned} \epsilon_{ef} &= [(\epsilon_r + 1) + (\epsilon_r - 1)(1 + 10h/W)^{-1/2}]/2 \\ &= [(4.7 + 1) + (4.7 - 1)(1 + 10 \times 29.4/11)^{-1/2}]/2 \\ &= 3.202 \end{aligned}$$

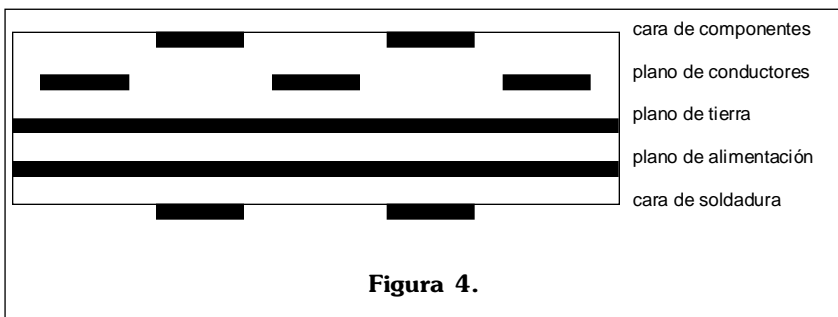


Figura 4.

2.1.2 Velocidad de Propagación.

Aplicando (9), resulta:

$$v = c/\sqrt{\epsilon_{ef}} = 300/\sqrt{3.202} = 167.7 \text{ mm/ns} \\ = 167.7 \times 10^6 \text{ m/s.}$$

2.1.3 Impedancia Característica.

De acuerdo con (6):

$$Z_0 = \frac{87}{\sqrt{\epsilon_{ef} + 1.41}} \ln\left(\frac{5.98h}{0.8W + t}\right) \\ = \frac{87}{\sqrt{3.202 + 1.41}} \ln\left(\frac{5.98 \times 29.4}{0.8 \times 11 + 1.4}\right) \\ = 115.34 \Omega$$

2.2 Plano de Conductores.

2.2.1 Constante Dieléctrica Efectiva:

Se tomará el valor de 4.7, dado que los conductores están inmersos en el material aislante.

2.2.2 Velocidad de Propagación.

Aplicando (9), con $\epsilon_r = 4.7$, resulta para $v = 138.4 \text{ mm/ns}$, esto es, $v = 138.4 \times 10^6 \text{ m/s}$.

2.2.3 Impedancia Característica.

Aplicando (6), con $h=14$, se obtiene $Z_0 = 74.1 \Omega$.

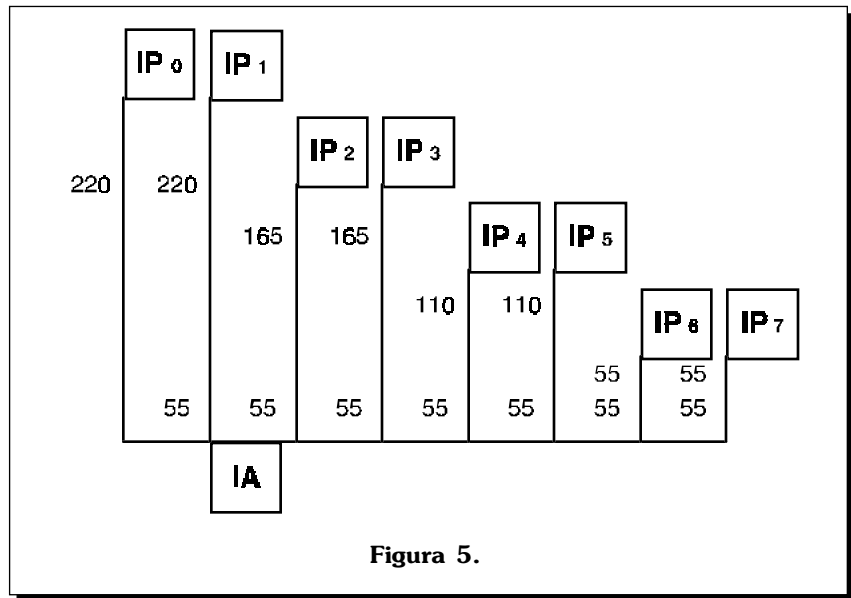


Figura 5.

2.3 Cara de Soldadura.

2.3.1 Constante Dieléctrica Efectiva.

Aplicando (7), con $h = 14$, resulta $\epsilon_{ef} = 3.35$.

2.3.2 Velocidad de Propagación.

Para $\epsilon_{ef} = 3.35$, $v = 163.9 \text{ mm/ns}$ = $163.9 \times 10^6 \text{ m/s}$.

2.3.3 Impedancia Característica.

Aplicando (6), con $h=14$, se obtiene $Z_0 = 83.95 \Omega$.

2.4 Distribución Física de Componentes.

Las distancias promedio entre el dispositivo de interface del procesador anfitrión (IA), y los dispositivos de interface a los 8 procesadores del multiprocesador (IP_n , $n = 0, 1, \dots, 7$), son las indicadas en la **figura 5** (medidas en mm). Las interconexiones horizontales corresponden al plano de conductores, y las verticales a la cara de soldadura. Asociado a cada dispositivo IP_n existen conexiones ubicadas en la cara de componentes, con longitud promedio de 25mm. Las conexiones correspondientes al dispositivo IA ubicadas en la cara de componen-

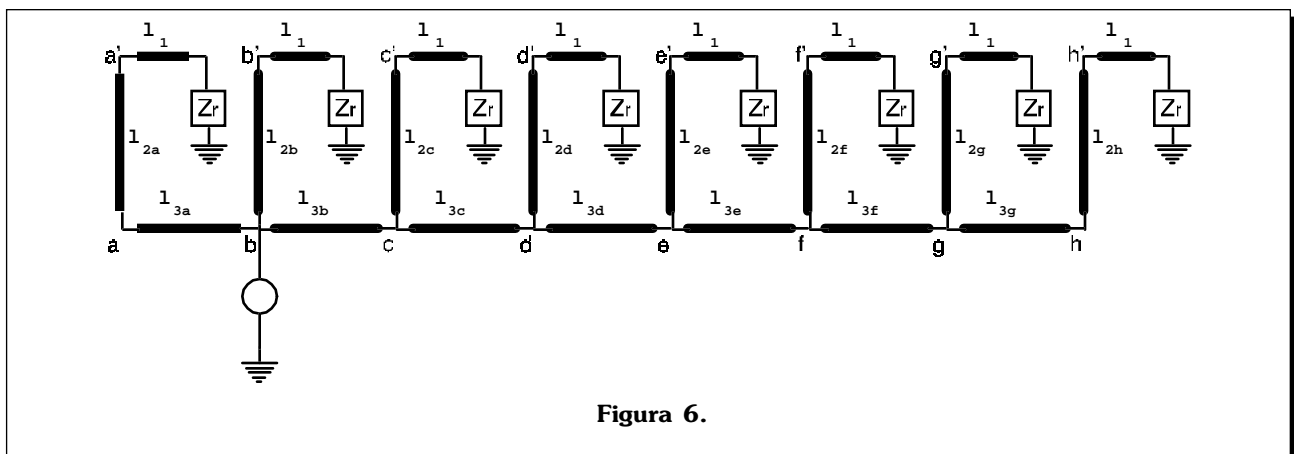


Figura 6.

tes poseen longitud despreciable. A continuación se determinará la impedancia equivalente de entrada al circuito impreso, vista desde el dispositivo IA. Como se mencionó previamente, los dispositivos IP_n poseen características de entrada esencialmente capacitivas, de 5 pfd en cada terminal.

2.5 Procedimiento de Cálculo.

2.5.1 Circuito Equivalente.

Por lo discutido en el punto 2.4, la distribución física de componentes da origen al circuito equivalente mostrado en la **figura 6**. Las líneas I_1 poseen una longitud de 25 mm y están ubicadas en la cara de componentes. Las líneas I_{2a}, \dots, I_{2h} poseen la longitud indicada en la figura 5 y corresponden a la cara de soldadura y, finalmente, las líneas $I_{3a}, I_{3c}, \dots, I_{3h}$ están ubicadas en el plano de conductores y poseen una longitud de 55 mm.

2.5.2 Ecuaciones de Cálculo.

Para una constante de atenuación puramente imaginaria, y con base en las identidades $\cosh(jx) = \cos(x)$, $\sinh(jx) = j\sen(x)$, la ecuación (1) puede escribirse como:

$$Z_e = Z_0 \left[\frac{Z_0 \cos\beta L + jZ_0 \sen\beta L}{Z_0 \cos\beta L + jZ_r \sen\beta L} \right] \quad 10$$

y, para $Z_r = 1/j\omega C_r$, se tiene:

$$Z_e = -jZ_0 \left[\frac{(1/\omega C_r) \cos\beta L - Z_0 \sen\beta L}{Z_0 \cos\beta L + (1/\omega C_r) \sen\beta L} \right] \quad 11$$

De la expresión anterior se desprende que, para valores de βL pequeños, la impedancia de entrada a la línea es capacitiva. Sea $Z_e = 1/j\omega C_e$. Entonces, la capacidad equivalente de entrada a la línea, C_e , está dada por:

$$C_e = C_r \left[\frac{\cos\beta L + (1/\omega C_r Z_0) \sen\beta L}{\cos\beta L - \omega C_r Z_0 \sen\beta L} \right] \quad 12$$

Esto es, para valores de βL pequeños, el efecto de la línea consiste en amplificar la capacidad de carga, C_r , por un valor que depende de la frecuencia de la señal, y de la longitud, impedancia característica y velocidad de propagación de la línea. Supóngase una señal de 25 MHz, esto es, sea $\omega = 2\pi f = 157.1 \times 10^6$. Por otra parte, considérese la cara de soldadura del circuito, para la cual $Z_0 = 84\Omega$. De la ecuación (5), se tiene que:

$$\beta = \omega/v = 157.1 \times 10^6 / 163.9 \times 10^6 = 0.9585 \text{ rad/m.}$$

Para una capacidad $C_r = 5$ pfd, de (12) se desprende que C_e tiende a infinito si $L = 1.567$ m. Para la velocidad de propagación y frecuencia indicadas, esta longitud corresponde, aproximadamente, a 0.239λ , donde λ es la longitud de onda.

2.5.3 Determinación de la Capacidad de Entrada Equivalente.

Para resolver el circuito equivalente de la figura 6, se obtendrá la capacidad de entrada C_{1a}, \dots, C_{1h} reflejada en los nodos a', ..., h', así como los valores resultantes en los nodos a, ..., h debido a los segmentos de línea $I_{2a}, I_{2b}, \dots, I_{2h}$. Sea C_{2a}, C_{2b}, \dots , la capacidad de entrada a las líneas I_{2a}, I_{2c}, \dots vista desde los nodos a, b, ... Similarmente, sea C_{3a} la capacidad de entrada a la línea I_{3a} , y C_{3c}, \dots, C_{3h} la capacidad de entrada a las líneas I_{3c}, \dots, I_{3h} . La capacidad asociada a un nodo determinado es la suma de las capacidades de entrada de las líneas que emanan del mismo nodo. Así, $C_g = C_{3h} + C_{2g}$, etc. La capacidad de entrada vista por la fuente, esto es, la capacidad asociada al nodo b, puede obtener-

se entonces calculando, en secuencia, las capacidades asociadas a los nodos a, h, g, ..., y c.

Para C_{1a}, \dots, C_{1h} se tiene:

$$\begin{aligned} \beta &= \omega/v \\ &= 157.1 \times 10^6 / 167.7 \times 10^6 \\ &= 0.9368 \text{ rad/m, } L = 0.025 \text{ m,} \end{aligned}$$

$$\begin{aligned} \omega Z_0 &= 157.1 \times 10^6 \times 115.34 \\ &= 0.01812 \times 10^{12} \end{aligned}$$

Para $C_r = 5 \times 10^{-12}$ y substituyendo en (12), se obtiene:

$$C_{1a} = 6.306 \text{ pfd}$$

Este valor es el mismo para los nodos a', b', ..., h'. Las líneas I_{2a}, I_{2b}, \dots están ubicadas en la cara de soldadura. Para C_{2a}, C_{2b}, \dots , se tiene, entonces :

$$\begin{aligned} \beta &= 157.1 \times 10^6 / 163.9 \times 10^6 \\ &= 0.9585 \text{ rad/m} \end{aligned}$$

$$\begin{aligned} \omega Z_0 &= 157.1 \times 10^6 \times 83.95 \\ &= 0.01319 \times 10^{12} \end{aligned}$$

Substituyendo C_{1a}, \dots por C_r en la ecuación (12), se obtiene:

$$\begin{aligned} C_{2a} &= C_{2b} = 22.93 \text{ pfd} \\ C_{2c} &= C_{2d} = 18.63 \text{ pfd} \\ C_{2e} &= C_{2f} = 14.45 \text{ pfd} \\ C_{2g} &= C_{2h} = 10.34 \text{ pfd} \end{aligned}$$

Las líneas I_{3a}, I_{3c}, \dots están ubicadas en el plano de conductores, para el cual:

$$\begin{aligned} \beta &= 157.1 \times 10^6 / 138.4 \times 10^6 \\ &= 1.1351 \text{ rad/m,} \\ Z_0 &= 74.1\Omega \\ \text{y} \\ \omega Z_0 &= 0.01164 \times 10^{12} \end{aligned}$$

A partir de los valores para C_{2a}, \dots, C_{2h} y substituyendo en (12) se obtiene:

$$\begin{aligned} C_{3h} &= 15.83 \text{ pfd, } \text{y} \\ C_g &= C_{3h} + C_{2g} \\ &= 15.83 + 10.34 = 26.17 \text{ pfd} \end{aligned}$$

$$C_{3g} = 32.16 \text{ pfd, } y$$

$$C_i = C_{3g} + C_{2f} = 32.16 + 14.45 = 46.61 \text{ pfd}$$

$$C_{3f} = 53.81 \text{ pfd, } y$$

$$C_e = C_{3f} + C_{2e} = 53.81 + 14.45 = 68.26 \text{ pfd}$$

$$C_{3e} = 77.49 \text{ pfd, } y$$

$$C_d = C_{3e} + C_{2d} = 77.49 + 18.63 = 96.12 \text{ pfd}$$

$$C_{3d} = 109.13 \text{ pfd, } y$$

$$C_c = C_{3d} + C_{2c} = 109.13 + 18.63 = 127.76 \text{ pfd}$$

$$C_{3c} = 145.06 \text{ pfd}$$

$$C_{3a} = 28.78 \text{ pfd}$$

Finalmente:

$$C_b = C_{3c} + C_{3a} + C_{2b}$$

$$= 145.06 + 28.78 + 22.93$$

$$= 196.77 \text{ pfd}$$

2.6 Discusión.

Para el circuito impreso discutido, el dispositivo de interface IA «ve» una capacidad de carga de aproximadamente 200 pfd en cada terminal. Los dispositivos utilizados en el diseño [4] especifican retardos de salida con base en una capacidad de carga nominal de 50 pfd.

Para cargas capacitivas mayores, el incremento de los retardos de propagación está especificado como de 0.1ns/pfd. Aquí, el retardo adicional introducido por el dispositivo sería, entonces, de 15 ns. Por otra parte, el retardo de propagación asociado al circuito entre los dispositivos IA e IP₇ es de, aproximadamente, 2.72 ns. Así, el retardo adicional total es del orden de 18 ns. Este valor es equivalente a casi un semiperíodo de la frecuencia de operación considerada.

Dada la magnitud de los retardos asociados a la lógica interna de los dispositivos utilizados, así como de las señales de interface del bus de expansión, este retardo no propor-

cionaría márgenes de seguridad aceptables en términos de una operación confiable.

3.- Cálculo de la Segunda Versión

3.1 Alternativas de Modificación.

El factor que más influye en el efecto multiplicador de las capacidades asociadas al circuito es, evidentemente, la longitud de las líneas de interconexión. Esto es, la primera opción a considerar es la de reducir el tamaño del circuito.

Por otra parte, elevar la impedancia característica, así como la velocidad de propagación, reduce el efecto multiplicador arriba citado (véase la ecuación 12). Nótese, sin embargo, que una mayor impedancia característica tiende a incrementar el efecto de acoplamientos entre conductores vecinos y, en general, a incrementar el nivel de ruido del circuito. La velocidad de propagación depende en gran medida de la constante dieléctrica del material aislante empleado en el circuito impreso.

En este sentido, el teflón-fibra de vidrio parece constituir la mejor opción ($\epsilon_r = 2.2$). Las dimensiones físicas de los conductores, así como la separación entre éstos y planos de tierra, afectan, principalmente, la impedancia característica. En particular, el reducir el ancho del conductor, y el incrementar la separación entre conductor y plano de tierra, conduce a impedancias características mayores.

A continuación, se analiza una versión del circuito basada en reglas de diseño de 20 milésimas de pulgada. El ancho de los conductores de la cara de componentes es 9 mils. En el plano de conductores y cara de soldadura, el ancho de conductores es 7 mils. La separación entre conductor y plano de tierra (14 mils), así como el grosor de los conductores (1.4 mils) no fueron alterados. La reducción de las reglas de diseño generó como resultado una distribución física de las componentes como se muestra en la **figura 7**, con medidas expresadas en mm.

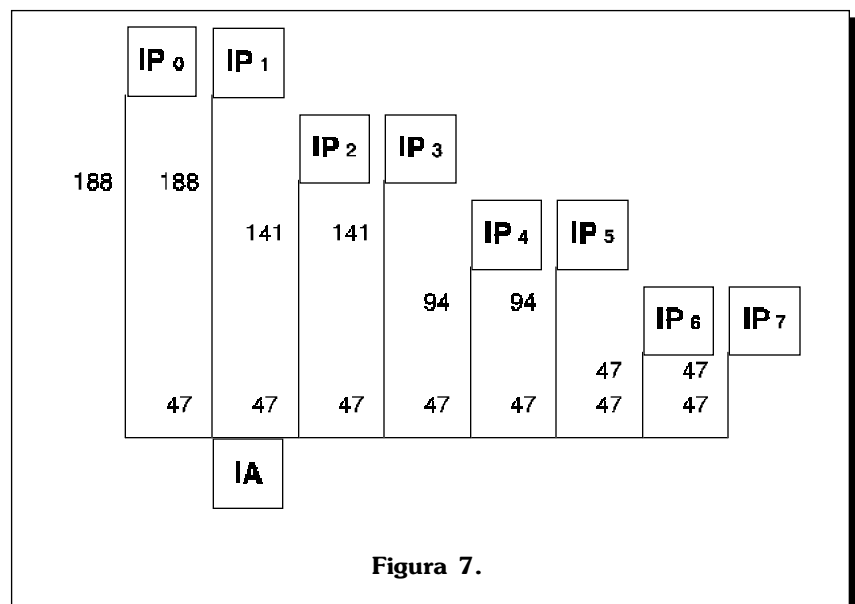


Figura 7.

3.2 Determinación de la Capacidad Equivalente.

El procedimiento de cálculo es el mismo al seguido anteriormente, por lo que no se repetirá aquí. Los resultados obtenidos son los siguientes:

3.2.1 Parámetros.

Cara de componentes:

$$\epsilon_{rf} = 3.167 \quad v = 168.5 \times 10^6 \text{ m/s},$$

$$Z_0 = 122.72 \Omega$$

Plano de conductores:

$$\epsilon_{rf} = 4.7 \quad v = 138.4 \times 10^6 \text{ m/s},$$

$$Z_0 = 87.34 \Omega$$

Cara de soldadura:

$$\epsilon_{rf} = 3.254 \quad v = 166.3 \times 10^6 \text{ m/s},$$

$$Z_0 = 99.97 \Omega$$

3.2.2 Cálculo de Capacidades Reflejadas.

Para C_{1a}, \dots, C_{1h} se tiene:

$$\beta = 157.1 \times 10^6 / 168.5 \times 10^6$$

$$= 0.9323 \text{ rad/m},$$

$$L = 0.025 \text{ m},$$

$$Z_0 = 122.72 \Omega$$

Para $C_r = 5 \times 10^{-12}$ y substituyendo en (12), se obtiene $C_{1a}, \dots, C_{1h} = 6.22 \text{ pfd}$

Para C_{2a}, C_{2b}, \dots , resulta:

$$\beta = 157.1 \times 10^6 / 166.3 \times 10^6$$

$$= 0.9447 \text{ rad/m},$$

$$Z_0 = 99.97 \Omega$$

Substituyendo C_{1a}, \dots por C_r en la ecuación (12) y los valores de L indicadas en la **figura 7**, se obtiene:

$$C_{2a} = C_{2b} = 17.96 \text{ pfd}$$

$$C_{2c} = C_{2d} = 14.95 \text{ pfd}$$

$$C_{2e} = C_{2f} = 11.99 \text{ pfd}$$

$$C_{2g} = C_{2h} = 9.09 \text{ pfd}$$

Las líneas l_{3a}, l_{3c}, \dots están ubicadas en el plano de conductores, para el cual:

$$\beta = 157.1 \times 10^6 / 138.4 \times 10^6$$

$$= 1.1351 \text{ rad/m},$$

$$Z_0 = 87.34 \Omega$$

A partir de los valores para C_{2a}, \dots, C_{2h} y substituyendo en (12) se obtiene:

$$C_{3h} = 13.07 \text{ pfd}, \quad y$$

$$C_g = C_{3h} + C_{2g}$$

$$= 13.07 + 9.09 = 22.16 \text{ pfd}$$

$$C_{3g} = 26.48 \text{ pfd}, \quad y$$

$$C_f = C_{3g} + C_{2f}$$

$$= 26.48 + 11.99 = 38.47 \text{ pfd}$$

$$C_{3f} = 43.59 \text{ pfd}, \quad y$$

$$C_e = C_{3f} + C_{2e}$$

$$= 43.59 + 11.99 = 55.58 \text{ pfd}$$

$$C_{3e} = 62.00 \text{ pfd}, \quad y$$

$$C_d = C_{3e} + C_{2d}$$

$$= 62.00 + 14.95 = 76.95 \text{ pfd}$$

$$C_{3d} = 85.67 \text{ pfd}, \quad y$$

$$C_c = C_{3d} + C_{2c}$$

$$= 85.67 + 14.95 = 100.62 \text{ pfd}$$

$$C_{3c} = 112.83 \text{ pfd}$$

$$C_{3a} = 22.14 \text{ pfd}$$

Así, la capacidad de carga que «ve» el dispositivo IA es:

$$C_b = C_{3c} + C_{3a} + C_{2b}$$

$$= 112.83 + 22.14 + 17.96$$

$$= 152.93 \text{ pfd}.$$

3.3 Discusión.

La reducción en las longitudes de los conductores del orden del 15%, así como la reducción del ancho de estos conductores, produjo una reducción de la capacidad equivalente de carga de casi 44 pfd. El retardo de propagación adicional del dispositivo IA es de aproximadamente 10.3ns. Por otra parte, el retardo introducido por la separación

entre los dispositivos IA e IP_7 es de:

$$\frac{(6 \times 0.047)}{(138.4 \times 10^6)} + \frac{0.047}{(166.3 \times 10^6)} + \frac{0.025}{(168.5 \times 10^6)}$$

$$= 2.47 \text{ ns}$$

Esto es, para este circuito el retardo adicional total es de aproximadamente 12.8ns, una reducción de 5.2ns con respecto a la primera versión. Resultados de simulación efectuados con los valores anteriores demuestran que el circuito opera confiablemente en estas condiciones.

Con objeto de estimar la calidad en las formas de onda presentes en los dispositivos IP_0, \dots, IP_7 , se propone el siguiente análisis. La duración mínima de las señales de interface generadas por el dispositivo IA es de 2 periodos de la frecuencia de operación nominal, esto es, de 80 ns. Supóngase que el dispositivo IA genera una onda trapezoidal del mismo periodo (12.5 MHz), con una amplitud TTL compatible de 2.8 Volts (**figura 8**).

Bajo la condición de que $t_1 + t_0 = T/2$, la forma de onda anterior admite una expansión en serie de Fourier de la forma **[5]**:

$$f(t) = a_0 + a_1 \cos(\omega_0 t) + a_3 \cos(3\omega_0 t) + \dots \quad \mathbf{14}$$

donde:

$$a_0 = A[(t_0 + t_1)/T]$$

$$a_n = 2a_0 \{ [\text{sen} n\pi t_1 / T] / [\text{pnt}_1 / T] \}$$

$$\{ [\text{sen} n\pi(t_0 + t_1) / T] / [\text{pn}(t_0 + t_1) / T] \},$$

n impar

3.4 Formas de Onda en los Dispositivos Receptores.

La determinación de la forma de onda en el extremo receptor de una línea de transmisión involucra la determinación de los factores de

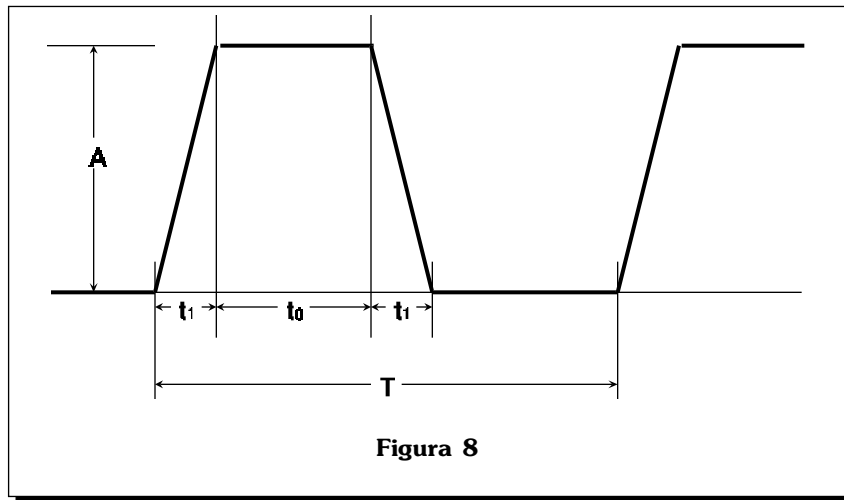


Figura 8

reflexión en los extremos emisor y receptor, y la aplicación del principio de superposición de las ondas emitidas y reflejadas por la línea. Análisis de este tipo son en extremo laboriosos para estructuras como la del presente problema. En consecuencia, se propone un estudio simplificado basado en el cálculo de las amplitudes de las componentes de frecuencia de la forma de onda considerada, basado en la ecuación (2), discutida al inicio del artículo:

$$V_r = V_e \left[\frac{Z_r}{Z_r \cosh \gamma L + Z_0 \sinh \gamma L} \right] \quad 2$$

La determinación de los coeficientes de (14) requiere el conocimiento del tiempo de transición t_1 de la forma de onda propuesta. Desafortunadamente, el manual del dispositivo utilizado [4] no especi-

ca este valor. Se considerará una pendiente de 1V/ns. Substituyendo en (14), se obtienen los siguientes valores para los coeficientes a_0, \dots, a_9 :

$$\begin{aligned} a_0 &= 1.4, & a_1 &= 1.779, \\ a_3 &= -0.583, & a_5 &= 0.339, \\ a_7 &= -0.255, & a_9 &= 0.198 \end{aligned}$$

La figura 9 muestra la expansión de la serie para los coeficientes indicados.

La determinación del voltaje efectivo presente en el nodo b (véase la figura 6) depende de la impedancia de entrada existente en este nodo para cada una de las componentes de frecuencia consideradas. Por otra parte, la aplicación de (2) requiere la determinación de los valores Z_r asociados a cada nodo ubicado entre la fuente (nodo b) y el

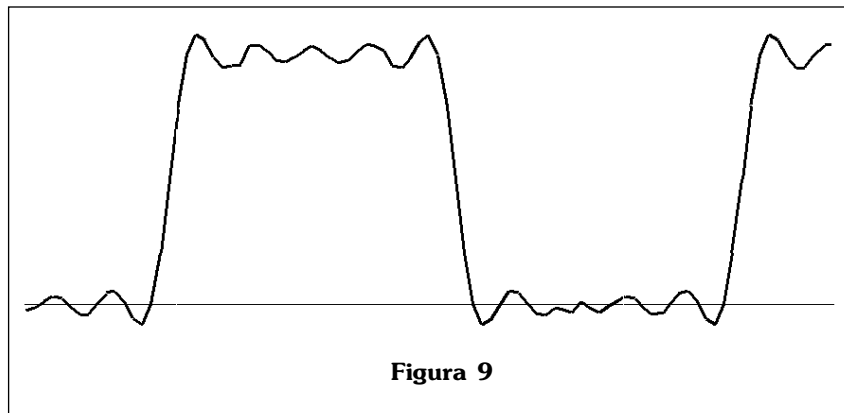


Figura 9

dispositivo destino considerado. Aquí, se analizará la señal de entrada a los dispositivos IP_1 e IP_7 , que representan, respectivamente, las distancias de interconexión menor y mayor con respecto al dispositivo fuente IA (figura 7). La tabla 1 (en la siguiente página) reproduce los valores obtenidos con base en la ecuación (10) para cada uno de los nodos de interés y el rango de frecuencias correspondiente a los coeficientes considerados arriba.

Para determinar la amplitud de cada una de las componentes de frecuencia consideradas en el nodo b, se supondrá que las salidas del dispositivo IA pueden ser modeladas como una fuente de tensión ideal, en serie con una resistencia de salida. El valor de dicha fuente no es publicado [4]. Sin embargo, dispositivos modernos tienden a proporcionar una impedancia de salida similar a la impedancia característica de circuitos impresos multicapa. Aquí se considerará una resistencia de salida de 100 Ω (figura 10).

Así, para las impedancias presentes en el nodo b y a las frecuencias consideradas, y suponiendo que la respuesta a la frecuencia de la fuente ideal es constante, se obtienen las relaciones V_b/V_e que se muestran en la tabla 2.

Considérese la expansión en serie de Fourier de la señal trapezoidal

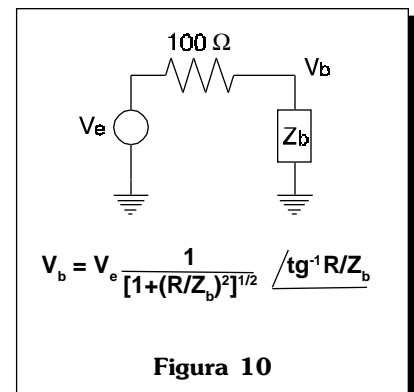


Figura 10

nodo	12.5 MHz	37.5 MHz	63.5 MHz	87.5 MHz	112.5 MHz
$Z_{PE1} - Z_{PE7}$	-2546j	-849j	-509j	-364j	-283j
Z_1	-2049j	-680j	-404j	-285j	-217j
$Z_{2a} = Z_{2b}$	-722j	-229j	-122j	-70j	-35j
$Z_{2c} = Z_{2d}$	-863j	-278j	-154j	-96j	-60j
$Z_{2e} = Z_{2f}$	-1070j	-349j	-199j	-132j	-91j
$Z_{2g} = Z_{2h}$	-1407j	-463j	-271j	-186j	-137j
Z_{3h}	-982j	-320j	-183j	-121j	-84j
$Z_g = Z_{2g} - Z_{3h}$	-578j	-189j	-109j	-73j	-52j
Z_{3g}	-489j	-155j	-83j	-49j	-27j
$Z_f = Z_{2f} - Z_{3g}$	-336j	-107j	-59j	-36j	-21j
Z_{3f}	-303j	-91j	-43j	-18j	0.4j
$Z_e = Z_{2e} - Z_{3f}$	-236j	-72j	-35j	-16j	0.4j
Z_{3e}	-218j	-61j	-22j	0.5j	22j
$Z_d = Z_{2d} - Z_{3e}$	-174j	-50j	-19j	0.5j	34j
Z_{3d}	-163j	-41j	-7j	17j	61j
$Z_c = Z_{2c} - Z_{3d}$	-137j	-36j	-7j	21j	-3660j
Z_{3c}	-129j	-28j	-5j	39j	-323j
Z_{3a}	-590j	-183j	-93j	-46j	-12j
$Z_b = Z_{3a} - Z_{2b} - Z_{3c}$	-92j	-22j	-4.6j	-96j	-9j

Tabla 1

discutida anteriormente. Para V_e se obtuvieron los siguientes coeficientes:

- $a_0 = 1.4,$
- $a_1 = 1.779,$
- $a_3 = -0.583,$
- $a_5 = 0.339,$
- $a_7 = -0.255,$
- $a_9 = 0.198$

De acuerdo con las especificaciones, el dispositivo IA es capaz de generar una señal TTL compatible con cargas capacitivas en exceso de

V_b/V_e	12.5 MHz	37.5 MHz	63.5 MHz	87.5 MHz	112.5 MHz
amplitud	0.677	0.215	0.046	0.693	0.090
ampl. norm.	1	0.318	0.068	1.024	0.133
fase	-0.827	-1.354	-1.525	-0.826	-1.481

Tabla 2

100 pfd, para el rango de frecuencias considerado. Por lo tanto, los coeficientes de la expansión en serie de la señal V_b estarán dados por el producto de los coeficientes a_n y los factores correspondientes a la amplitud normalizada, dados en la **tabla 2**.

- $b_0 = 1.4,$
- $b_1 = 1.795,$
- $b_3 = -0.201,$
- $b_5 = 0.029,$
- $b_7 = -0.443,$
- $b_9 = 0.073$

La expansión en serie de Fourier del voltaje V_b toma la forma:

$$V_b = 1.4 + 1.795 \cos(\omega_0 t - 0.827) - 0.201 \cos(3\omega_0 t - 1.354) + 0.029 \cos(5\omega_0 t - 1.525) - 0.443 \cos(7\omega_0 t - 0.826) + 0.073 \cos(9\omega_0 t - 1.481)$$

donde $\omega_0 = 2\pi(12.5 \times 10^6)$

Con base en la ecuación (2) se puede obtener la tensión existente en cada uno de los nodos considerados. Para cargas puramente reactivas, ya sea capacitivas, o inductivas, la ecuación (2) toma la forma:

$$V_r = V_e \left[\frac{1}{\cos\beta L + (Z_0/Z_r)\text{sen}\beta L} \right] \quad 15$$

En la expresión anterior, Z_r está expresado con el signo.

Para el dispositivo IP_1 , los nodos de interés son el b', así como el de entrada al dispositivo (**figura 6**). Aplicando (15) a los nodos citados, se obtienen los valores para V_r/V_e mostrados en la **tabla 3**.

Sea V_{dn} la tensión presente en la entrada del dispositivo IP_n , y sean d_{nk} los coeficientes de la expansión en serie de Fourier de V_{dn} . Entonces, el valor de los coeficientes d_{nk} está dado por los coeficientes b_k , multiplicado por los factores V_r/V_e correspondientes a los nodos ubicados entre el nodo b y la entrada al dispositivo IP_n . Así, para el dispositivo IP_1 , el valor de d_{11} está dado por $1.008 \times 1.001 \times b_1 = 1.811$, etc. La expansión en serie con los coeficientes d_{1k} se grafica en la **figura 11**.

En dicha figura, $V_{H(\min)}$ es el valor mínimo correspondiente al nivel lógico de entrada alto. Similarmen- te, $V_{L(\max)}$ es el nivel máximo correspondiente al nivel lógico de entrada bajo. La señal graficada con línea delgada corresponde a la fuente ideal considerada (V_e), mientras que la gráfica de línea gruesa reproduce las señales de entrada del dispositivo IP_1 .

Para el dispositivo IP_7 , los nodos involucrados, además del correspondiente a la entrada del dispositivo, son el c, d, e, f, g, h y h' (**figura 6**). Los valores para V_r/V_e son los mostrados en la **tabla 3**.

nodo	12.5 MHz	37.5 MHz	63.5 MHz	87.5 MHz	112.5 MHz
b'	1.008	1.080	1.255	1.643	2.724
entrada	1.001	1.006	1.016	1.032	1.054

Tabla 3

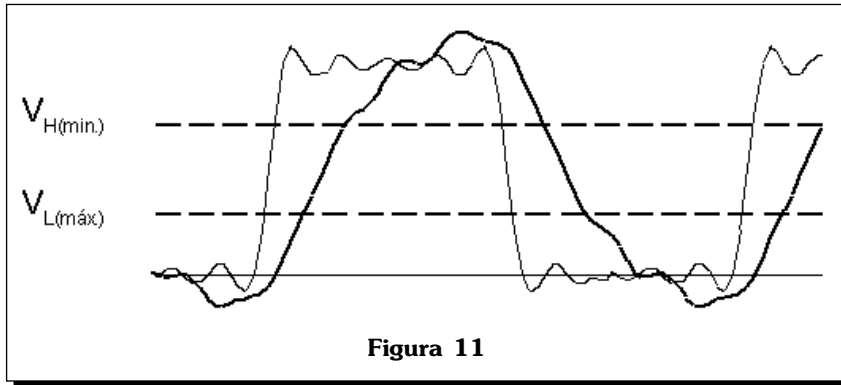


Figura 11

Los valores de la fila «producto» son el resultado de multiplicar todos los valores de la columna correspondiente a cada entrada. Procediendo de manera similar al caso anterior, se obtiene, para los coeficientes d_{7k} :

- $d_{70} = 1.4,$
- $d_{71} = 1.899,$
- $d_{73} = -0.377,$
- $d_{75} = -0.274,$
- $d_{77} = 0.754,$
- $d_{79} = -0.076$

La expansión en serie, con los coeficientes anteriores, está graficada en la **figura 12**.

3.5 Análisis de las formas de onda.

La señal recibida por el dispositivo IP_1 es satisfactoria (**figura 11**), en el sentido de que no presenta sobretiros excesivos y que es mono-

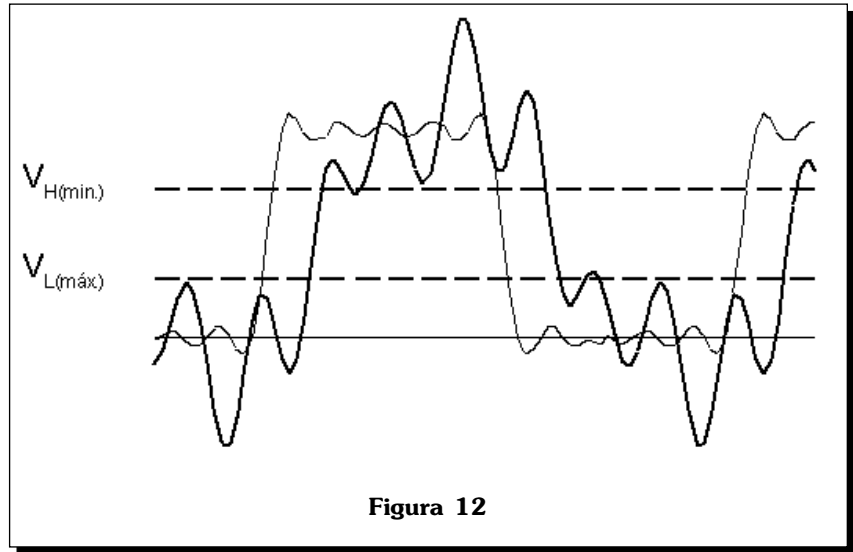


Figura 12

tónica en el rango $V_{H(min)} - V_{L(máx)}$. Para el caso del dispositivo IP_7 , lo anterior no se cumple (**figura 12**). Por una parte, las oscilaciones negativas poseen una amplitud pico de -1.45 V, un valor potencialmente peligroso para el dispositivo. Por otra, la señal no es monotónica dentro de los límites establecidos

para señales TTL compatibles, lo que puede provocar detecciones erróneas de los niveles lógicos. Obsérvese, sin embargo, que las oscilaciones corresponden a la séptima armónica, esto es, a 87.5 MHz. A esta frecuencia,

y para el dispositivo considerado, no se cumple la suposición de que la resistencia óhmica del circuito es despreciable. De la tabla de impedancias de la página 15 se desprende que la impedancia en el nodo d es inductiva, e igual a 0.5Ω . Este valor es comparable al de la resistencia de alta frecuencia asociada a la línea, por lo que ésta no puede ser despreciada en este caso.

Por otra parte, la suposición de que la fuente V_e posee respuesta a la frecuencia constante no se cumple en la práctica. Tanto el amplificador de salida, como la conexión física entre la terminal del dispositivo y el amplificador, poseen características de frecuencia similares a las de un filtro pasabajos. Para el dispositivo considerado no se dispone de información en este sentido, pero no es razonable suponer que a 87.5 MHz no se presente determinada atenuación y desfaseamiento.

Finalmente, la forma de onda considerada admite un tratamiento matemático sencillo, pero corresponde sólo de manera aproximada a una señal físicamente realizable. La expansión en serie de Fourier de esta señal posee componentes de

nodo	12.5 MHz	37.5 MHz	63.5 MHz	87.5 MHz	112.5 MHz
entrada	1.001	1.006	1.016	1.032	1.054
c	1.018	1.246	-1.497	0.570	1.036
d	1.014	1.167	2.632	0.030	0.632
e	1.010	1.111	1.517	-32.649	0.018
f	1.007	1.073	1.259	1.879	-57.226
g	1.004	1.042	1.130	1.315	1.748
h	1.002	1.019	1.055	1.117	1.220
h'	1.001	1.012	1.035	1.071	1.125
producto	1.058	1.874	-9.434	-1.703	-1.042

Tabla 5

alta frecuencia mayores a lo que puede esperarse en la realidad.

Resumiendo, es de esperarse que el dispositivo IP_7 reciba señales de mayor contenido armónico que el IP_1 , pero en menor medida a la que el presente análisis indica. Ante la falta de mayor información técnica del dispositivo utilizado, este aspecto deberá ser evaluado experimentalmente.

4.- Resultados Experimentales Preliminares

Se midió la velocidad de propagación en las capas de conductores y soldadura, utilizando una resistencia de fuente, y de terminación, de 100Ω . Los valores obtenidos coinciden, dentro del error experimental, con lo reportado en el punto 3.2.1. No fue posible medir la impedancia característica, por no disponer del equipo necesario. Se midió la resistencia óhmica de los conductores, encontrándose $9.3 \Omega/m$ en la capa de conductores, y $2.7 \Omega/m$ en la de soldadura.

Se simuló la presencia de los dispositivos $IP_0 - IP_7$ en una línea del bus que los comunica con el dispositivo IA, mediante condensadores de 5.6 pfd . Se aplicó una onda cuadrada de 25 MHz en el nodo b, con una amplitud de 2.8 V pico a pico y una resistencia de fuente de 100Ω . Los tiempos de ascenso y descenso de la señal fueron de 4.5 ns . La **figura 13** reproduce la forma de onda observada (trazo grueso) y la obtenida mediante el análisis descrito en el punto anterior (trazo fino) para el dispositivo IP_0 . De manera similar, la **figura 14** reproduce las formas de onda correspondientes al dispositivo IP_7 . Los retardos observados coinciden aproximadamente con los valores calculados. El contenido armónico obser-

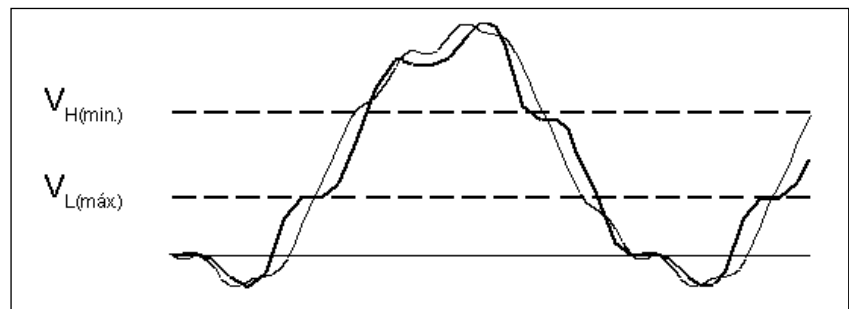


Figura 13

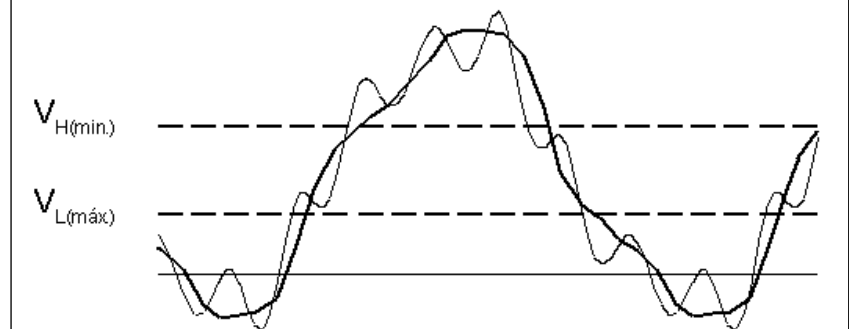


Figura 14

vado, particularmente en la **figura 14**, es considerablemente inferior al obtenido por el análisis descrito. Esto confirma la observación hecha arriba que en líneas largas, la resistencia óhmica no puede ser despreciada, y que el cálculo debe efectuarse con base en valores para la impedancia característica y constante de atenuación que incluyan a esta resistencia.

[3] Sander, K. F. "Microwave Components and Systems". Addison-Wesley Publ. Co., Reading, Mass., 1987.

[4] "Field Programmable Gate Array Data Manual". Texas Instruments, 1994.

[5] Jordan, Edward C., Ed. "Reference Data for Engineers: Radio, Electronics, Computer, and Communications", 7th. ed., Howard W. Sams & Co., Indianapolis, Ind., 1989.

Bibliografía

[1] Ware, Lawrence A. & Henry R. Reed: "Communication Circuits", 3rd. edition. John Wiley & Sons, Inc., New York, 1964.

[2] Ginsberg, Gerald L. "Printed Circuits Design". Mc Graw-Hill, Inc., New York, 1990.